

BEST AVAILABLE COPY

⑩ 日本国特許庁(JP) ⑪ 特許出願公開
⑫ 公開特許公報(A) 昭60-164257

⑬ Int.Cl.⁴
G 01 R 29/02

識別記号 庁内整理番号
7359-2G

⑭ 公開 昭和60年(1985)8月27日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 パルス幅測定装置

⑯ 特 願 昭59-19582

⑰ 出 願 昭59(1984)2月6日

⑱ 発 明 者 古 谷 章 鎌倉市上町屋325番地 三菱電機株式会社鎌倉製作所内
⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号
⑳ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

パルス幅測定装置

2. 特許請求の範囲

固定周波数のクロック信号を、未知のパルス幅のパルス信号が印加された時間だけ計数するカウンタを備え、前記未知のパルス信号のパルス時間幅を測定するパルス幅測定装置において、前記クロック信号を遅延させる遅延線群と、前記遅延線群の各々の出力を前記未知のパルス信号の開始時刻と終了時刻の各々において保持する機能を有するラッチ群と、前記ラッチ群の出力を用いて前記カウンタの出力を抽出し、前記クロック信号の周波数より小さなパルス幅測定分解能を得る手段を有することを特徴とするパルス幅測定装置。

3. 発明の詳細な説明

この発明は例えばレーザ測距装置などに使用されるパルス幅測定装置に関するものである。

まず従来のこの種装置について説明する。

図1図において、(1)はクロック発生回路、(2)は

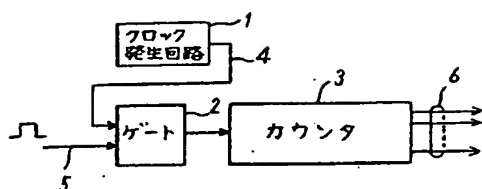
ゲート、(3)はカウンタ、(4)はクロック信号、(5)はパルス信号、(6)は計数値である。次にこの装置の動作について説明する。クロック発生回路(1)は一定の周波数のクロック信号(4)を出力し、ゲート(2)に印加する。一方、上記ゲート(2)には、パルス幅が未知のパルス信号(5)が印加されており、上記クロック信号(4)を上記パルス信号(5)の時間幅にスイッチングして、カウンタ(3)に出力する。

カウンタ(3)は上記ゲート(2)の出力のパルスの数を計数し、計数完了後にデジタルの計数値信号(6)として出力する。上記計数値信号(6)はパルス信号(5)のパルス幅に比例しているので、パルス幅の測定ができたことになる。

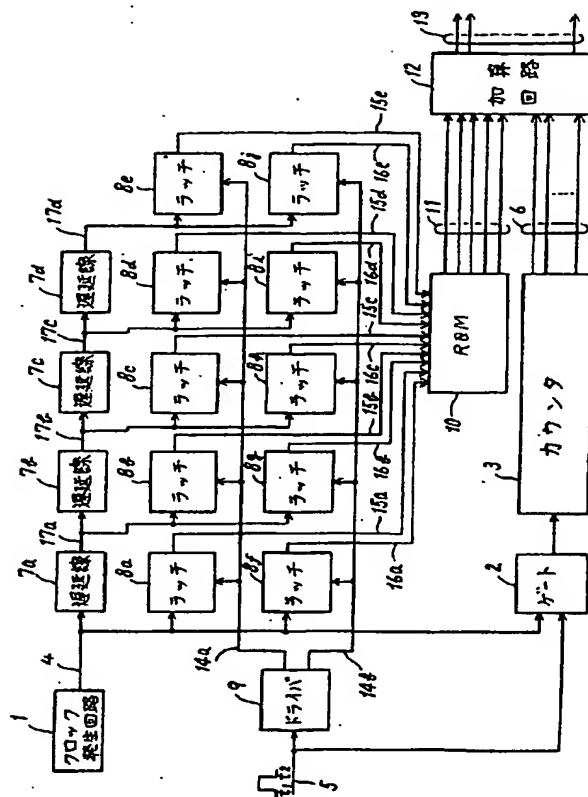
ところでこの種装置において、パルス幅測定の分解能を高くして精度を高めようとする場合は、通常クロック発生回路(1)の出力するクロック信号(4)の周波数を高くすることが行われる。しかし上記クロック信号(4)の周波数を高くしてゆくと、前記カウンタ(3)に高速応答性が要求される。

この発明は、同じ速さで動作するカウンタを用

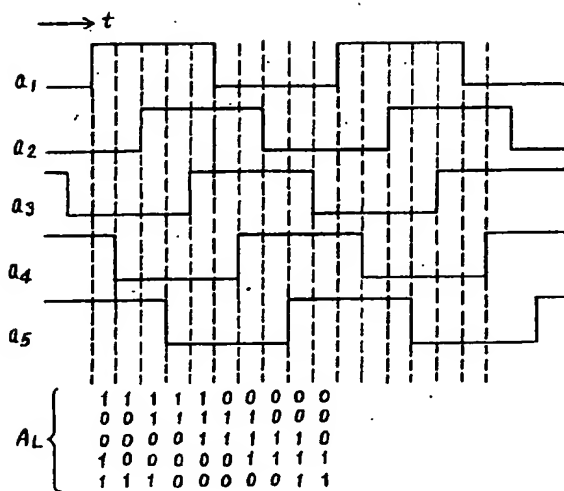
第 1 図



第 2 図



第 3 図



© EPODOC / EPO

PN - JP60164257 A 19850827
 TI - PULSE WIDTH MEASURING APPARATUS
 AB - PURPOSE: To measure a small pulse width with a clock signal by holding outputs of a delay line group for delaying the clock signal at the time of starting and ending an unknown pulse signal.
 CONSTITUTION: Delay lines 7a-7d output a clock signal 4 delayed by one-fifth the cycle of each thereof 4. The signal 4 and delayed clock signals 17a-17d outputted from the delay lines 7a-7d are applied to data inputs of latches 8a-8j. A pulse signal 5 with an unknown pulse width is inputted into a driver 9, which outputs a latch pulse 14a at the rising time of the signal 5 while a latch pulse 14b at the falling time thereof. Outputs of the latches 8a-8j are applied to an address terminal of a ROM10, a phase signal 11 as output of the ROM10 is added to the lower word of a signal of a counter 3 to obtain a pulse width signal 13 having a resolving power equivalent to one-tenth the cycle of the signal 4.

FI - G01R29/02&E
 PA - MITSUBISHI ELECTRIC CORP
 IN - FURUYA AKIRA
 AP - JP19840019582 19840206
 PR - JP19840019582 19840206
 DT - I

© PAJ / JPO

PN - JP60164257 A 19850827
 TI - PULSE WIDTH MEASURING APPARATUS
 AB - PURPOSE: To measure a small pulse width with a clock signal by holding outputs of a delay line group for delaying the clock signal at the time of starting and ending an unknown pulse signal.
 - CONSTITUTION: Delay lines 7a-7d output a clock signal 4 delayed by one-fifth the cycle of each thereof 4. The signal 4 and delayed clock signals 17a-17d outputted from the delay lines 7a-7d are applied to data inputs of latches 8a-8j. A pulse signal 5 with an unknown pulse width is inputted into a driver 9, which outputs a latch pulse 14a at the rising time of the signal 5 while a latch pulse 14b at the falling time thereof. Outputs of the latches 8a-8j are applied to an address terminal of a ROM10, a phase signal 11 as output of the ROM10 is added to the lower word of a signal of a counter 3 to obtain a pulse width signal 13 having a resolving power equivalent to one-tenth the cycle of the signal 4.

I - G01R29/02
 PA - MITSUBISHI DENKI KK
 IN - FURUYA AKIRA
 ABD - 19860111
 ABV - 010007
 GR - P419
 AP - JP19840019582 19840206